

Sistem Digital

Register & Counter -7-



Register dan Pencacah

- ✚ Register adalah kumpulan elemen-elemen memori yang bekerja bersama sebagai satu unit.
- ✚ Pencacah (counter) adalah merupakan jenis khusus dari register, yang dirancang guna mencacah/menghitung jumlah pulsa-pulsa detak yang tiba pada masukan-masukannya.
- ✚ Dapat dibentuk dari rangkaian logika sekuensial yang dibentuk dari flip-flop



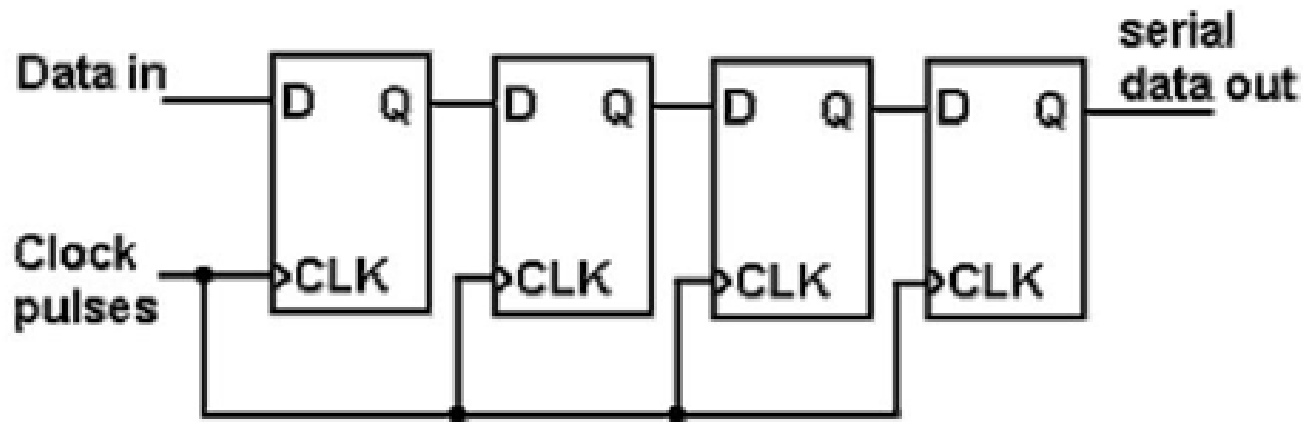
Register

- ✚ Rangkaian logika sekuensial yang berfungsi sebagai penyimpanan bit / memori. Data-data biner dapat dimasukkan secara seri maupun paralel dan dapat dikeluarkan secara seri maupun paralel juga.



Register Buffer

- Register buffer adalah jenis register yang paling sederhana, yang hanya berfungsi untuk menyimpan kata digital



- 4 D-FF yang tersambung dalam sebuah rangkaian serial in, serial out shift register

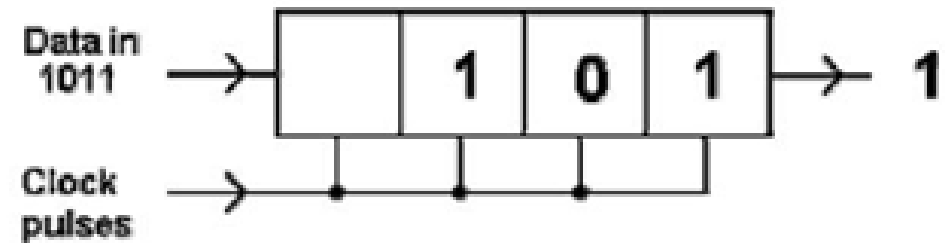
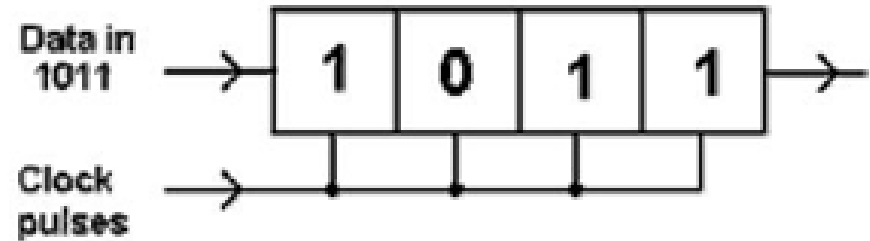
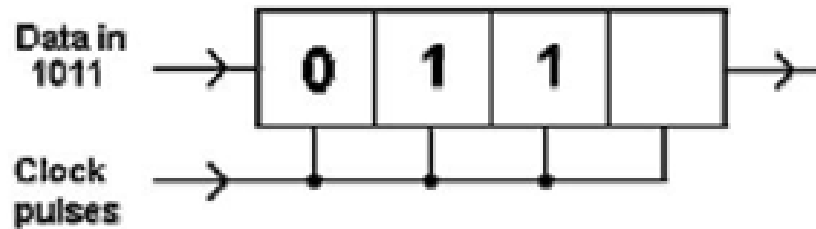
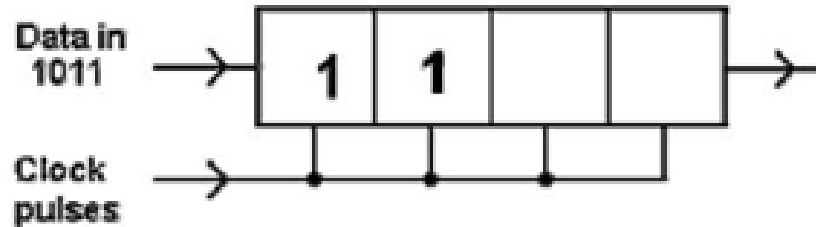
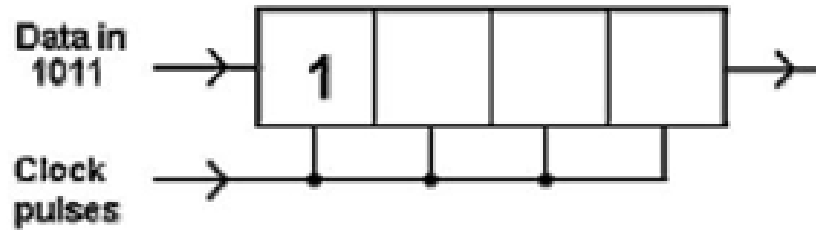


Register Buffer

- ✦ Setiap datang pulsa clock, data dari input D dari masing-masing FF akan di transfer kepada Q output.
- ✦ Pada awalnya, isi dari register diset 0 dengan mengirimkan clock pada clear
- ✦ Jika 1 merupakan input dari FF yang pertama, maka pada pulsa berikutnya 1 akan di transfer ke output FF1 dan sekaligus menjadi input FF2

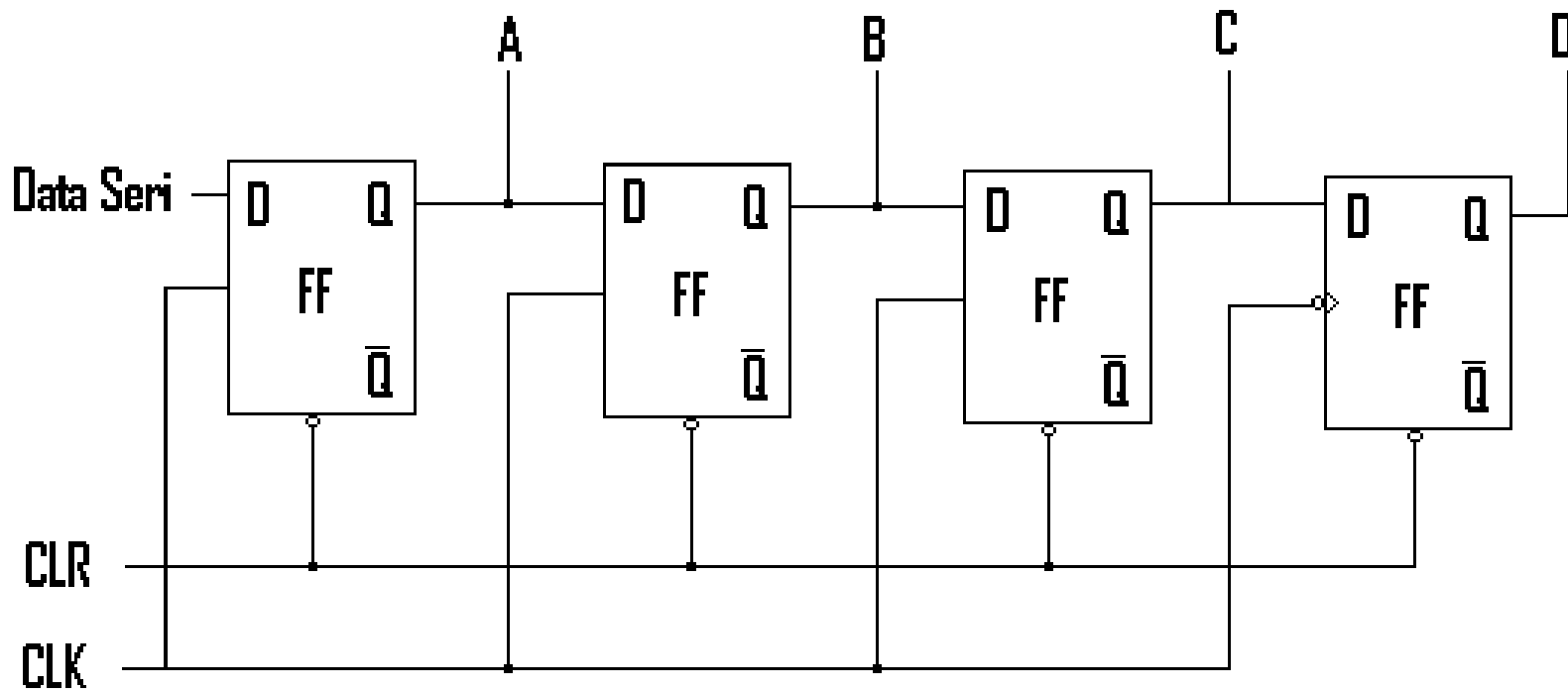


Register Buffer



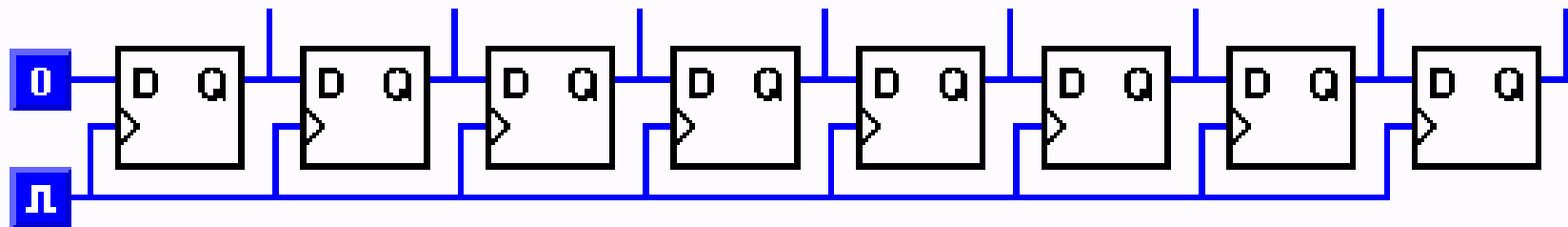


Register Geser





Register Geser



- ✚ Gambar tersebut memperlihatkan D-FF yang tersambung dalam sebuah rangkaian serial in, serial out shift register.



Register Geser

- ✚ Setiap datangnya pulsa clock, data dari input D dari masing-masing FF akan di transfer kepada Q output
- ✚ Jika 1 merupakan input dari FF yang pertama, maka pada pulsa berikutnya 1 akan di transfer ke output FF 1 dan sekaligus menjadi input bagi FF 2
- ✚ Begitu seterusnya



Register Geser

- ✚ Contoh penggunaan register geser, misalnya pada kalkulator, tampilan pada layar dimana angka bergeser ke kiri setiap kali ada angka baru yang diinputkan menggambarkan karakteristik register geser tersebut.
- ✚ Register geser dapat bergeser ke kiri dan kanan
- ✚ Register geser juga dapat digunakan untuk mengubah data ke paralel atau data paralel ke seri



Register Geser Beban Seri 4 bit

- ✦ Pada gambar tersebut, penggunaan 4 FF JK sebagai D FF.
- ✦ Bit data (0 dan 1) dimasukkan ke dalam input J dari FF1
- ✦ Input reset/clear akan mereset semua FF ke logika 0 bila diaktifkan dengan level low
- ✦ Pulsa pada input clock akan menggeser data dari input data seri ke posisi A (Q dari FF1)
- ✦ Indikator (A,B,C,D) menunjukkan isi masing-masing FF



Register Geser Beban Seri 4 bit

- ✦ Jika diasumsikan semua FF semuanya di reset ($Q=0$), maka output akan menjadi 0000
- ✦ Beri logika 1 pada input preset dan pada input data
- ✦ Berikan satu pulsa pada input clock
- ✦ Maka output akan menunjukkan 1000 ($A=1, B=0, C=0, D=0$)
- ✦ Kemudian masukkan lagi logika 0 pada input data
- ✦ Setelah diberi pulsa clock lagi, output akan menunjukkan 0100
- ✦ Ini terjadi pergeseran secara serial. Begitu seterusnya

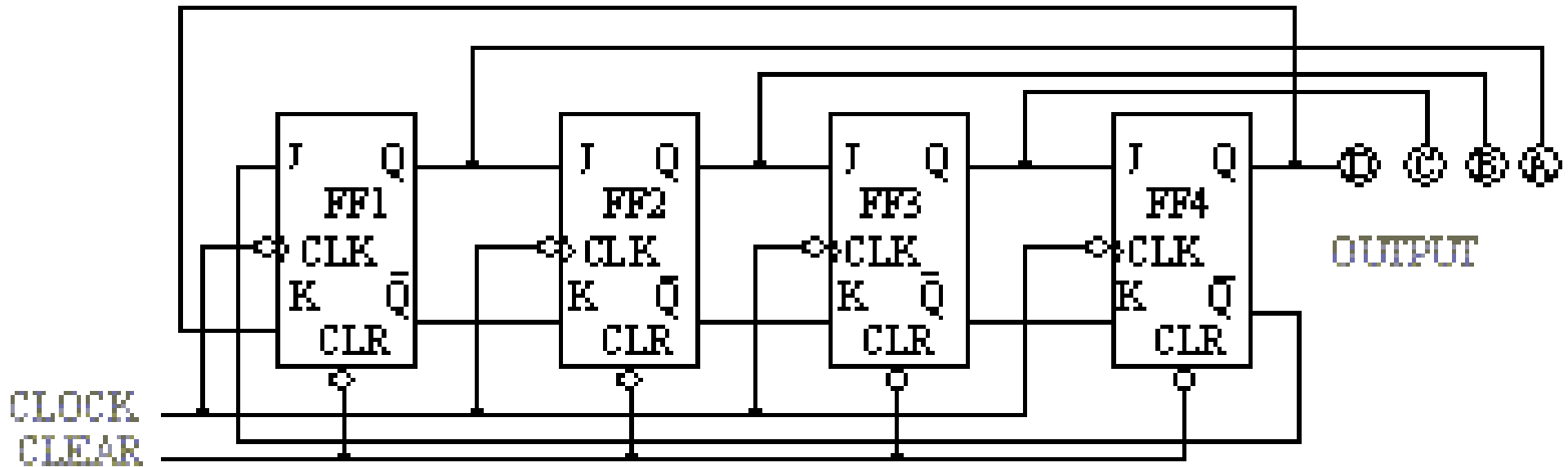


Register Geser Beban Seri 4 bit

- ✚ Jika memasukkan data pulsa ke J FF1 yang akan digeser hingga FF4
- ✚ Bila diinginkan suatu data yang terus berputar, maka gunakanlah ring counter yang mempunyai prinsip yang sama dengan register geser biasa, hanya outputnya diumpankan ke input sehingga terjadi siklus yang terus menerus

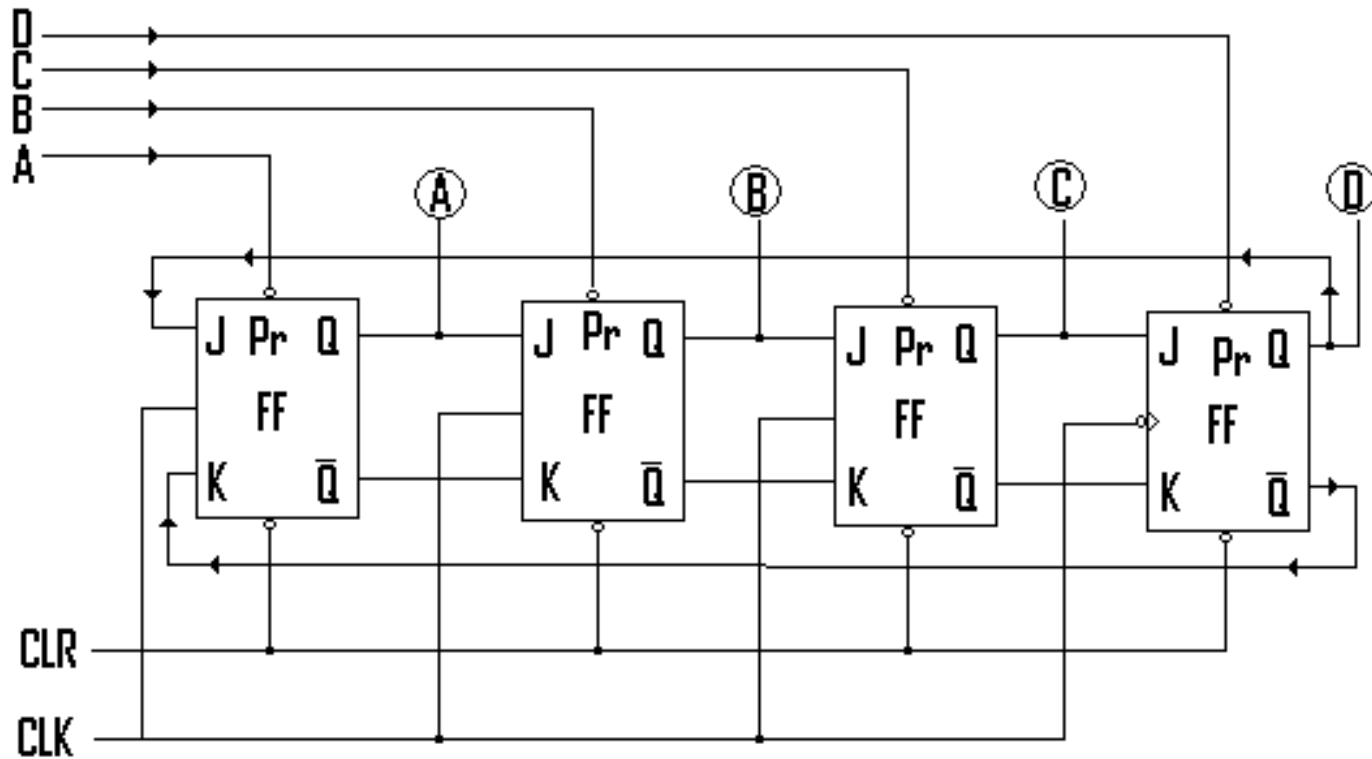


Rangkaian Switch Tell Ring Counter





Register Geser Paralel



Register Geser Paralel



Register Geser Paralel

- ✚ Kelemahan register geser seri adalah bahwa untuk membebani register tersebut diperlukan banyak pulsa clock. Suatu register geser paralel membebani semua bit informasi dengan segera
- ✚ Gambar diatas memperlihatkan adanya umpan balik yang melintas dari output FF4 kembali masuk ke input FF1. Garis ini merupakan garis perputaran kembali dan lintasan tersebut akan menyimpan data yang secara normal akan hilang keluar ke ujung kanan dari register tersebut. Dengan kata lain data akan berputar kembali melalui register tersebut.



Register Geser Universal

- ✚ Register tipe ini merupakan suatu register geser 4 bit yang memiliki input serial dan paralel, output paralel, mode kontrol (shift left -register kiri dan shift right –geser kanan) serta 2 input clock
- ✚ Register ini dapat bekerja pada beberapa mode kerja tergantung pengaturan mode kontrol dan input serial atau paralel yang diberikan
- ✚ Jika akan memilih geser kanan atau kiri tinggal mengatur lewat mode kontrol dimana logika 1 berarti geser kiri sedangkan logika 0 menyiapkan register untuk bekerja pada mode geser kanan



Counter

- ✚ Terdapat 2 jenis pencacah / counter :
 - ✚ Pencacah sinkron / synchronous counter, yang beroperasi serentak dengan pulsa clock yang kadang-kadang disebut juga pencacah deret / series counter / pencacah jajar
 - ✚ Pencacah tak sinkron / asynchronous counter, yang beroperasi tidak serentak dengan pulsa clock / pencacah kerut / ripple counter



Karakteristik pencacah

- + Sampai berapa banyak ia dapat mencacah (modulo pencacah)
- + Mencacah maju atau mencacah mundur
- + Kerjanya sinkron atau tidak sinkron



Kegunaan pencacah

- + Menghitung banyaknya detak pulsa dalam satu periode waktu
- + Membagi frekuensi
- + Pengurutan alamat
- + Beberapa rangkaian aritmatika

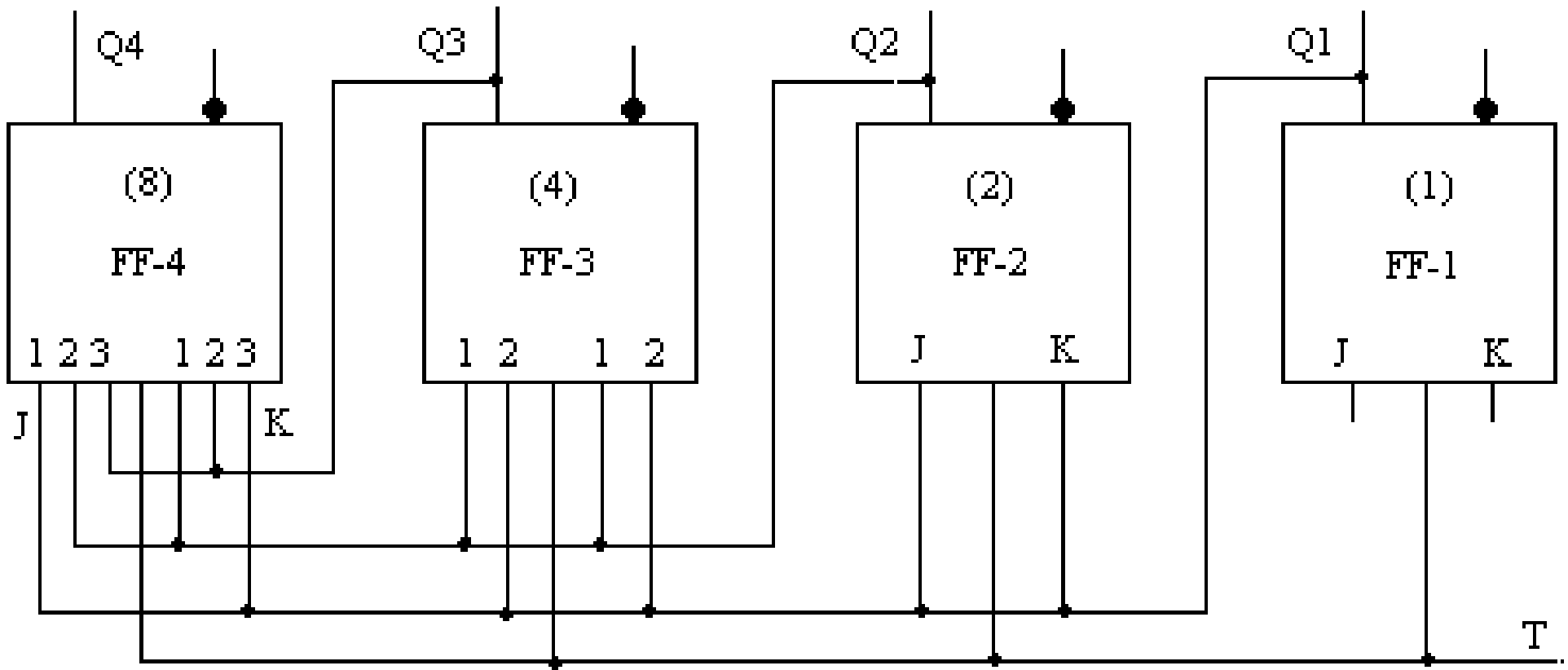


Pencacah sinkron biner

- ✚ Pencacah sinkron dinamai juga pencacah jajar / counter paralel.
- ✚ Masukkan untuk denyut-denyut sulut (triager pulses) yang juga disebut denyut-denyut lonceng yang dikendalikan secara serempak
- ✚ Hal ini disebabkan karena masing-masing FF dikendalikan secara serempak oleh sinyal clock

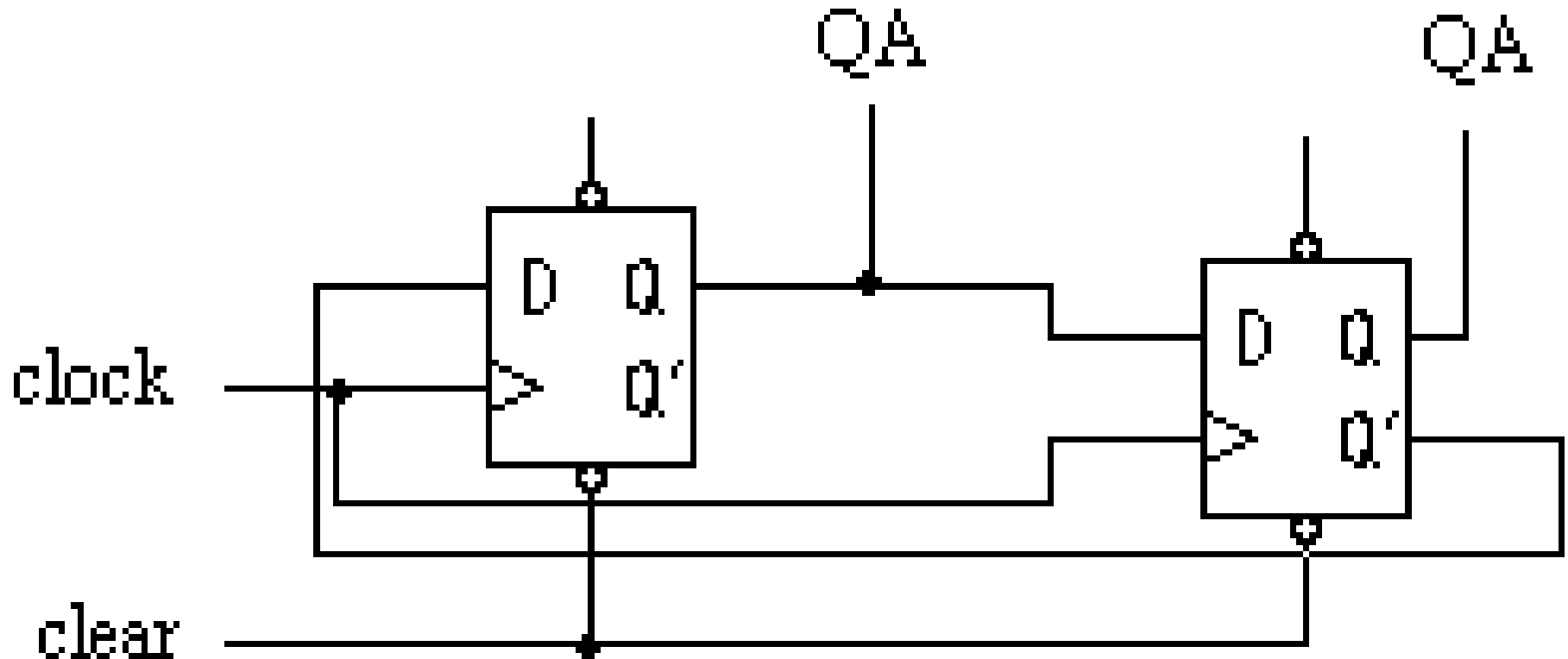


Pencacah sinkron biner





Pencacah sinkron 2 bit menggunakan D FF





Pencacah tak sinkron

- ✚ Pencacah tak sinkron / ripple trough counter / special counter / serial counter karena output yang dihasilkan masing-masing flip-flop yang digunakan akan berubah kondisi dari 0 ke 1 atau sebaliknya dengan secara berurutan. Hal ini disebabkan karena hanya flip-flop yang paling ujung saja yang dikendalikan oleh sinyal clock, sedangkan clock untuk flip-flop yang lainnya diambil dari masing-masing flip-flop sebelumnya

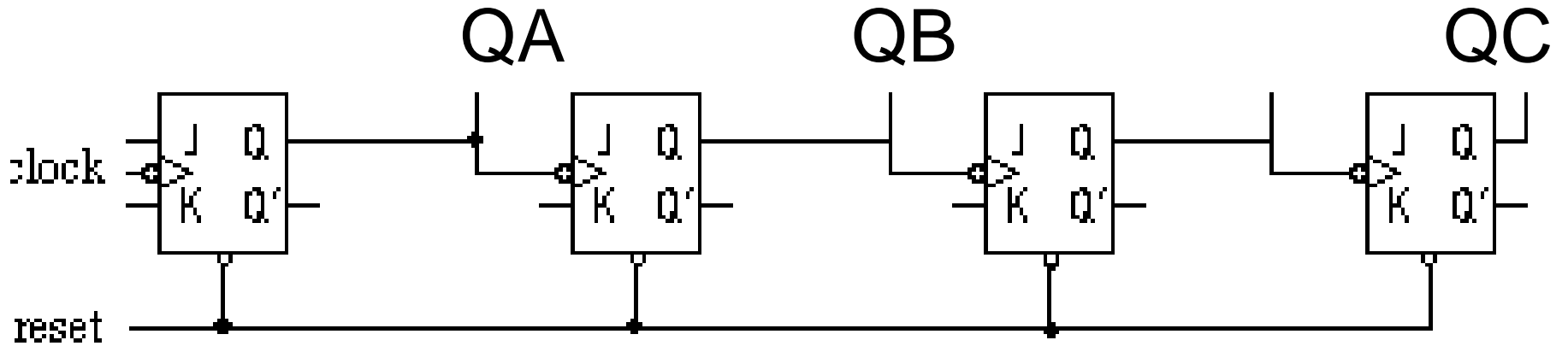


Jenis pencacah tak sinkron :

- + Pencacah maju tak sinkron / up counter
- + Pencacah decade



Pencacah maju tak sinkron / up counter





Pencacah maju tak sinkron / up counter

- ✚ Dasar dari rangkaian pencacah ini adalah T-Flip Flop
- ✚ Dari gambar dapat terlihat bahwa flip-flop yang pertama adalah flip-flop yang dikendalikan oleh sinyal clock. Umpamakan itu adalah rangkaian flip flop A, maka output adalah QA yang akan menjadi sinyal clock untuk B, begitu seterusnya sehingga output C (QC) yang akan menjadi sinyal clock D yang akan menghasilkan output QD

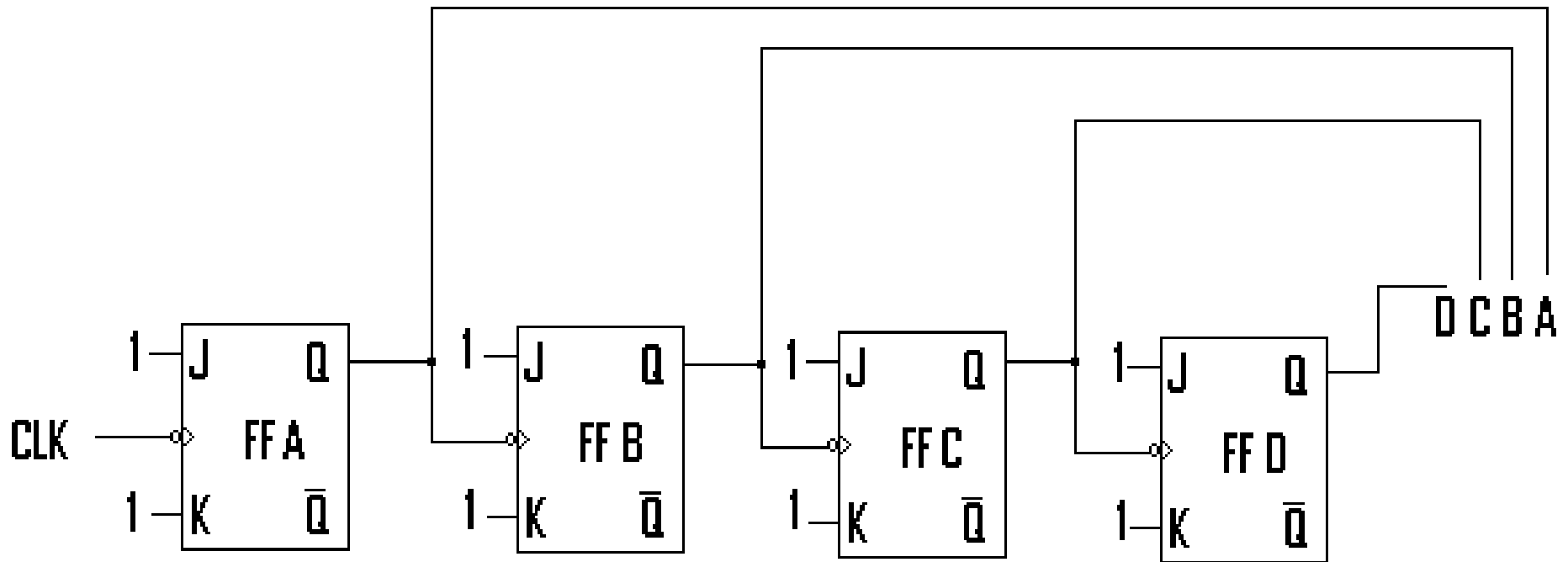


Pencacah Decade

- ✚ Pencacah ini menghasilkan kode bilangan dalam bit biner, dan akan menghitung sampai dengan batas yang ditentukan. Salah satunya adalah pencacah 8421 BCD counter, pencacah ini akan menghasilkan bilangan kode 8421 BCD dari bilangan decimal 0-9 dengan demikian pencacah ini hanya akan menghasilkan maju dari 0000-1001 lalu kembali lagi



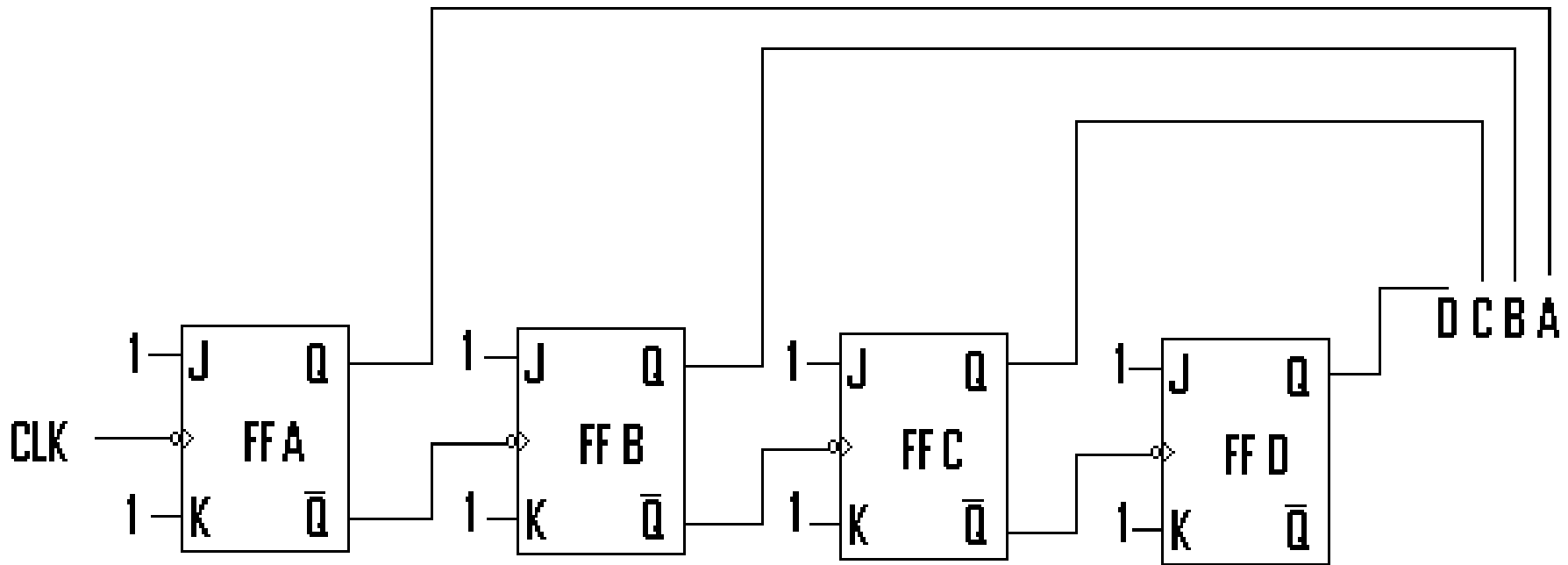
Asinkron Counter Up 4 Bit



Asinkronus Counter Up 4-bit



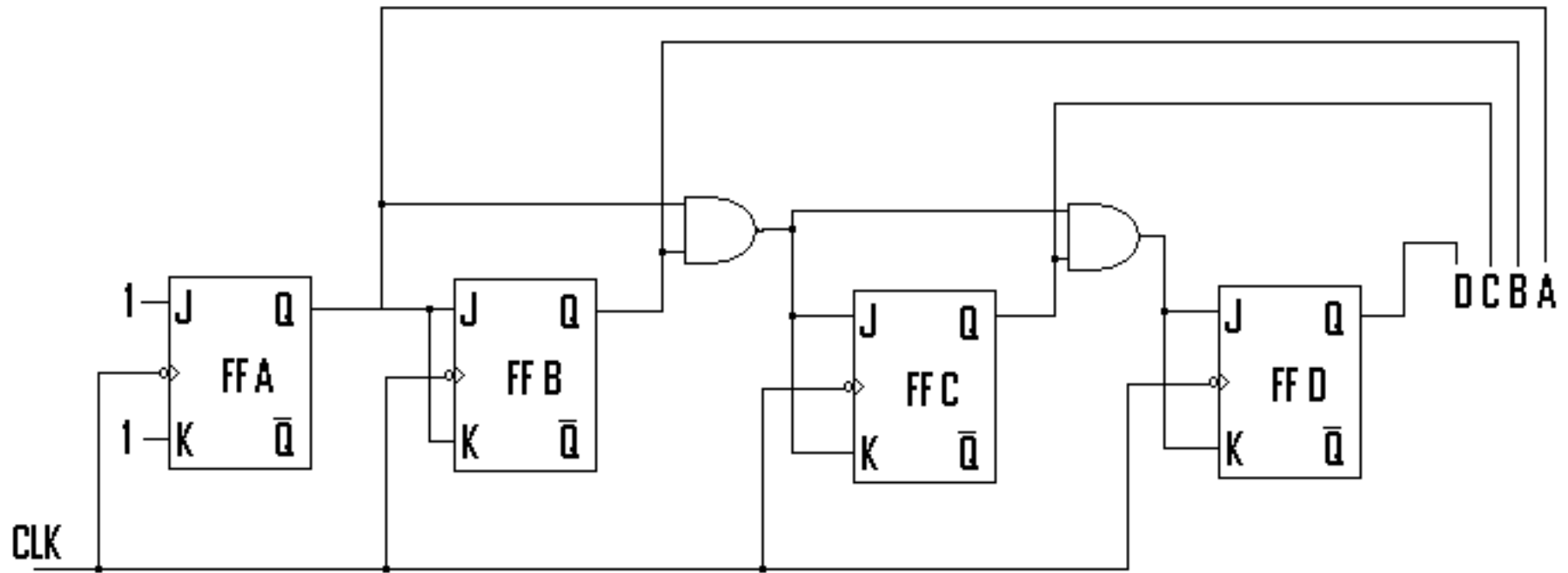
Asinkron Counter Down 4 Bit



Asinkronus Counter Down 4-Bit



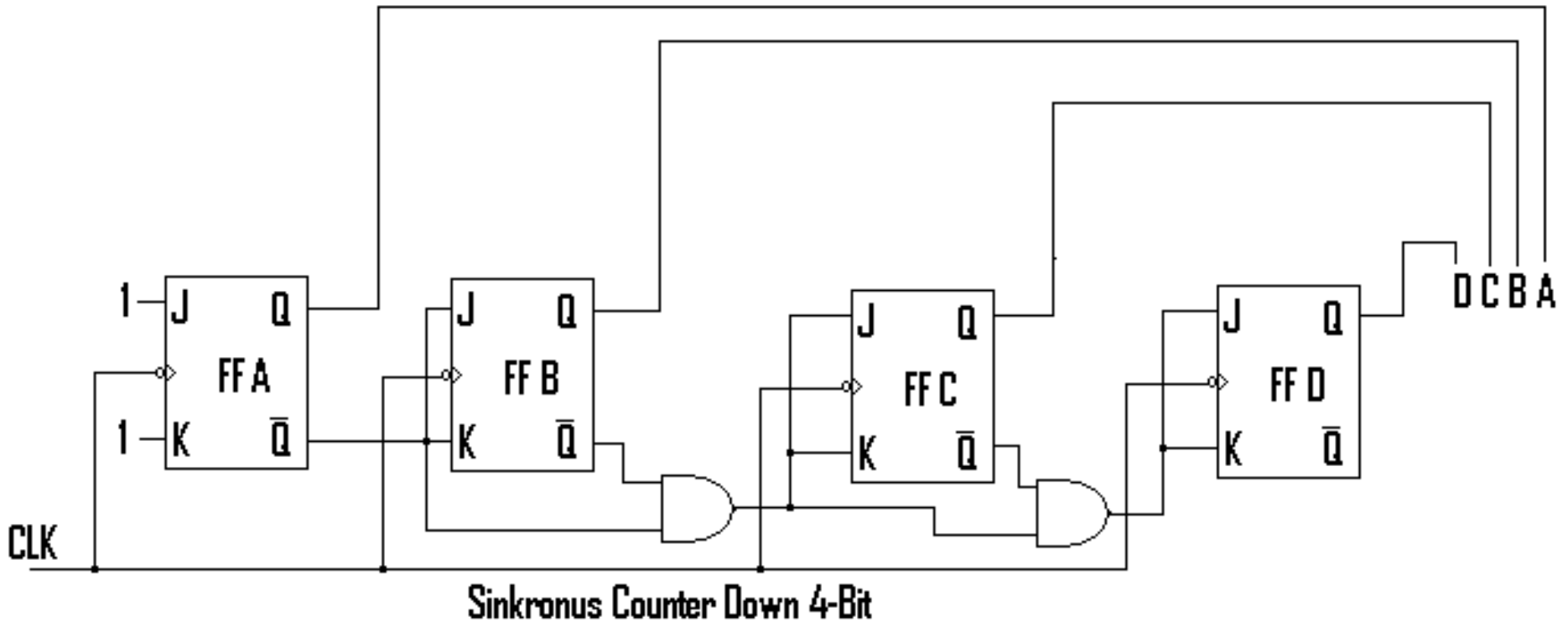
Synchronous Counter Up 4-Bit



Sinkronus Counter Up 4-Bit

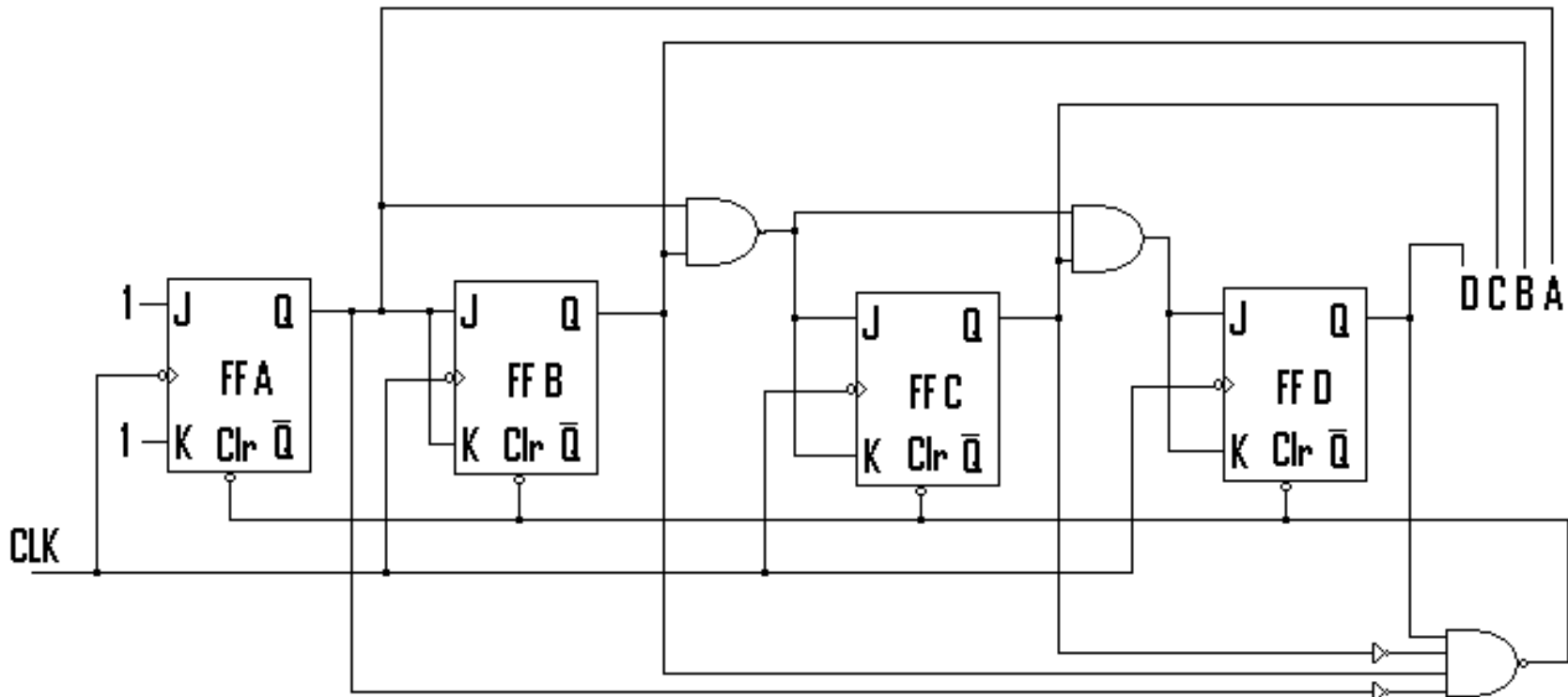


Synchronous Counter Down 4 Bit





Synchronous Counter Up Mod 10



Sinkronus Counter UP Mod 10



Alhamdulillah....

Thanks!

A blue cartoon character with a round face, a wide smile, and its arms raised in a gesture of joy or gratitude. The character is positioned below the word "Thanks!".